



INTEGROITUJEN KELOJEN SUUNNITTELU

Lauri Lämsä

Ohjaaja: Timo Rahkonen

SÄHKÖTEKNIIKAN TUTKINTO-OHJELMA

2022

Lauri L.¹ (2022) Integroitujen kelojen suunnittelu. Oulun yliopisto, Elektroniikan ja tietoliikennetekniikan tutkinto-ohjelma. Kandidaatintyö, 23 s

TIIVISTELMÄ

Työn tarkoituksena oli selvittää, mitä ohjelmistoja ja työkaluja on saatavilla integroitujen kelojen suunnitteluun sekä simulointiin, tutustua ylikuuluvuuteen ilmiönä ja sen lisäksi tutkia kelojen välistä keskinäisinduktanssia etäisyyden funktiona ilmaisella ASITIC-työkalulla. Kaupallisia työkaluja integroitujen kelojen suunnitteluun ja simulointiin on saatavilla useita, esimerkiksi Axiem ja Momentum. Nämä ohjelmistot ovat hyvin kattavia ja niillä voidaan pelkkien kelojen lisäksi simuloida kokonaisia piirilevyjä tai integroituja piirejä sekä monenlaisia komponentteja ja sähkömagneettisia ilmiöitä. Ilmaiset työkalut sen sijaan ovat keskittyneet johonkin tiettyyn tarkoitukseen, esimerkiksi ASITIC on tarkoitettu pelkästään kelojen simulointiin.

ASITIC-työkalulla simuloitiin kaksi erilaista kelaparia etäisyyksillä, jotka vaihtelivat 5 um ja 160 um välillä. Keskinäisinduktanssin suuruus prosenttiosuutena oli näillä etäisyyksillä suurimmillaan noin 6,0 % ja pienimmillään 1,3 %. Keskinäisinduktanssi suuruuteen voidaan myös vaikuttaa suoja-reikailla, säteily-suojilla sekä kelojen muotoa ja asettelua muuttamalla. Näiden korjausten kääntöpuolena on yleensä hyvyysluvun, eli kelan tehokkuuden, heikkeneminen.

Avainsanat: integroitu kela, integroitu piiri, mikropiiri, ylikuuluminen, keskinäisinduktanssi

¹L.J.

Lauri L.¹ (2022) Integrated Inductor Design. University of Oulu, Degree Program in Electrical Engineering, Bachelor's thesis, 23 p.

ABSTRACT

Main goal of this work was to study what software and tools there are for designing and simulating integrated inductors. Additionally, there was a task to use free ASITIC tool to study electromagnetic coupling between coils as a function of distance. There are many commercial tools and software for integrated inductor design and simulation, for example Axiem and Momentum. These tools are very comprehensive and can also be used to simulate entire PCB and integrated circuit layouts and different kind of electromagnetic phenomenon. Free tools in the other hand are focused on some specific tasks, for example, ASITIC is only meant to simulate inductors.

ASITIC was used to simulate two different sized inductor pairs at distances between 5 μm – 160 μm . Electromagnetic coupling at these distances was at its highest about 6,0 % and at its smallest about 1,3 %. Electromagnetic coupling can also be reduced by using guard-rings and shielding. Inductor shape and location also have high impact. The downside to these solutions usually is worse quality factor Q.

Key words: integrated inductor, integrated circuit, electromagnetic coupling

¹L.J.

SISÄLLYS

.....	1
TIIVISTELMÄ	2
ABSTRACT	3
SISÄLLYS	4
ALKULAUSE	5
1. Johdanto	6
1.1. Työn tavoite ja toteutus	6
2. Teoria ja työkalut	7
2.1. Kelojen suunnittelussa huomioitavia asioita	7
2.2. Kelojen ylikuulumiseen vaikuttavia syitä	8
2.3. Ylikuulumista vähentäviä tekniikoita	8
2.4. Simulointityökaluja	9
2.5. ASITIC	10
3. Työn tulokset	11
3.1. Arkkitehtuuri ja simulo idut kelat	11
3.2. Simuloinnit	11
3.3. Tulosten vertailu ja pohdinta	12
3.4. Simulointityökalun arviointi	15
4. Pohdinta	16
5. Yhteenvedo	16
6. Lähteet	17
7. Liitteet	18

ALKULAUSE

Tämä kandidaatintyö on laadittu elektroniikan piirit ja järjestelmät tutkimusyksikölle. Integroitujen piirien suunnittelu on hyvin paljon itseäni kiinnostava aihe, joten oli hieno mahdollisuus päästä tekemään tutkielma tästä aiheesta. Kiitän ohjaajaani Timo Rahkosta kaikesta avusta työn tekemisessä.

Oulussa, syyskuussa 2022

Lauri Lämsä

1. JOHDANTO

1.1. Työn tavoite ja toteutus

Työn tehtävänä oli tutustua integroitujen kelojen suunnitteluun ja joihinkin suunnittelussa käytettäviin ohjelmistoihin. Ohjelmistojen vertailussa keskityttiin niiden käyttämiin simulointitekniikoihin ja niiden ominaisuuksiin. Integroitujen kelojen suunnittelua varten perehtyminen kelojen fysikaalisiin ominaisuuksiin ja sähkömagneettisiin lakeihin oli tärkeää.

Simuloinnit toteutettiin käyttämällä Linux pohjaista ASITIC-simulointityökalua. Työkalulla simuloitiin erilaisia kelarakenteita ja niiden kytkeytymistä toisiinsa, eli ylikuuluvuutta, eri etäisyyksillä. Koska integroituja piirejä valmistetaan eri viivanleveyksillä, simuloinnitkin täytyi tehdä tietyllä teknologialla. Tässä työssä käytettiin Timo Rahkosen ASITIC:ille tekemää teknologiatiedostoa, joka määrittä teknologiassa käytetyt parametrit, esimerkiksi metallien paksuudet sekä leveydet ja resistanssit.

Simulointien tarkoituksena oli selvittää, kuinka vierekkäiset kelat vaikuttavat toisiinsa erilaisilla etäisyyksillä. Tuloksista oli muodostettava taulukko, josta pystyi näkemään eri muuttujien vaikutus kelan ominaisuuksiin integroidun kelan suunnittelua varten.

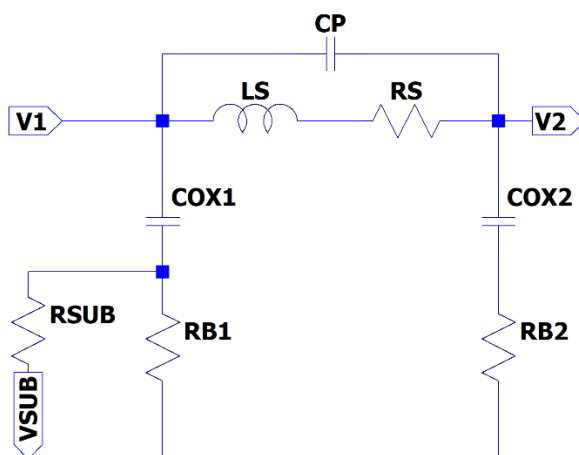
2. TEORIAJA TYÖKALUT

2.1. Kelojen suunnittelussa huomioitavia asioita

Integroidulle piirille suunnitellut kelat vaativat pöikiekolta vähintään kaksi metallikerrosta. Ensimmäistä metallikerrosta käytetään johdinspiraaliin ja toista kerrosta kelan sisemmän terminaalin kontaktia varten. Jos käytössä on useampia metallikerroksia, niitä voidaan käyttää monikerroksisten kelojen suunnittelussa esimerkiksi pinta-alan säästämiseen, joka on yksi kriittisimmistä kohdista mikropiirien suunnittelussa. [1]

Yksikerroksisen spiraalin muotoisen kelan suunnittelu voidaan tiivistää muutamaankin parametriin; johtimien leveys, johtimien välimatka ja kierrosten lukumäärä. Näitä parametreja säätämällä pyritään saavuttamaan haluttu induktanssi ja taajuusalue pitämällä käytetty pinta-ala samalla mahdollisimman pienenä. Lisäksi kelan hyvyysluku Q (quality factor) halutaan saada pidettyä suurena varsinkin tapauksissa, joissa kela käytetään suurilla taajuuksilla. Hyvyysluku on suhdeluku kelan induktiivisen reaktanssin ja resistanssin välillä tietyllä taajuudella. Korkean hyvyysluvun etuja on pienempi tehonkulutus ja vaihekohina, eli siis parempi tehokkuus. Jotta korkea hyvyysluku saavutetaan, kelan induktanssia joudutaan yleensä pienentämään. Korkean taajuuden sovelluksissa tarvitaan kuitenkin yleensä pienemmän induktanssin omaavia keloja, joten kompromissi ei ole mahdoton. [1]

Mikropiirillä olevasta kelasta voidaan tehdä myös niin sanottu erilliskomponenttimalli (lumped-element model), jolla voidaan esittää yksinkertaisemmin eri sähkömagneettiset ilmiöt, jotka vaikuttavat kelan toimintaan.



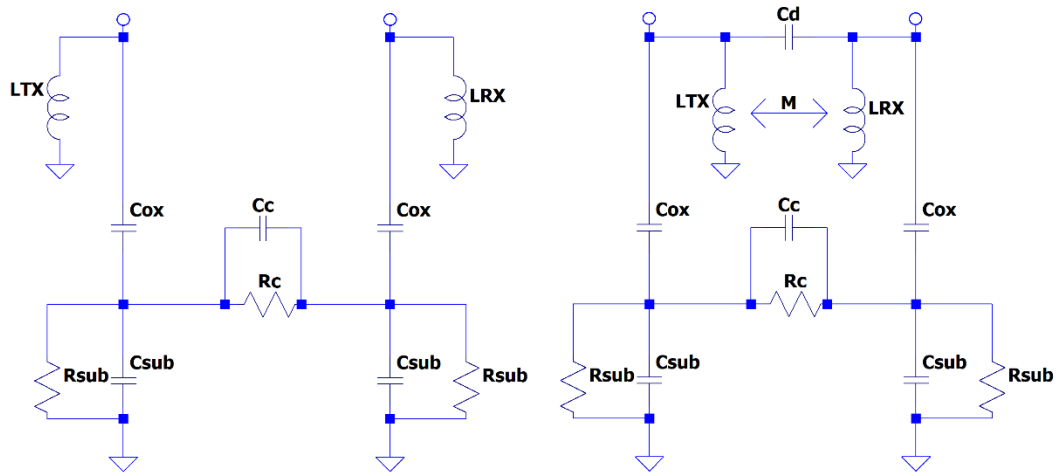
Kuva 1: Kelan erilliskomponenttimalli

Kuvan 1 erilliskomponenttimallissa V_1 ja V_2 kuvaavat kelan sisä- ja ulkotermiinaaleja. C_{ox1} ja C_{ox2} ovat kapasitansseja, jotka muodostuvat oksidikerrokseen. C_p on kelan johtimien eri osien välinen kapasitanssi. R_{B1} ja R_{B2} ovat substraatin resistanssi. L_s on kelan ideaalinen induktanssi ja R_s on kelan sarjaresistanssi. V_{SUB} on kontakti substraattiin, jonka sijainnin kelan suunnittelija voi valita. Mitä lähempänä substraattikontakti on kela, sitä pienempi on resistanssin R_{SUB} suuruus. Substraattikontakti voidaan jättää myös kellumaan kauas kelasta, jolloin resistanssi

R_{SUB} jää suureksi. Hyvyysluku Q :n suuruuteen vaikuttavat kelan häviöt (R_s) ja substraatin häviöt (C_{ox} ja R_B) [1]

2.2. Kelojen ylikuulumiseen vaikuttavia syitä

Kelojen välinen ylikuulumisen voidaan tiivistää neljään pääkohtaan. Substraatin kautta tapahtuva kapasitiivinen ja resistiivinen kytkeytyminen, magneettinen / induktiivinen kytkeytyminen, suora kelojen välinen kapasitiivinen kytkeytyminen ja maatason paluuvirran aiheuttama kytkeytyminen. [2]



Kuva 2: Ylikuulumista kuvaavat erilliskomponenttimallit. Vasemmanpuoleisessa substraatin kautta tapahtuva ylikuulumisen ja oikeanpuoleisessa on lisäksi huomioitu kapasitiivinen ja induktiivinen kytkeytyminen.

Kuvan 2 erilliskomponenttimallit eroavat toisistaan siten, että yksinkertainen malli ottaa huomioon vain substraatin kautta kulkevat häiriöt. Kompleksisessa mallissa kelat ovat kytkettyneet toisiinsa (merkintä M), jolla otetaan huomioon magneettinen / induktiivinen kytkeytyminen. Lisäksi malliin lisättyllä C_d :llä saadaan huomioitua suora kapasitiivinen kytkeytyminen. Maatason paluuvirtaa (ground current path) ei oteta huomioon kummassakaan mallissa, koska sen vaikutuksia on vaikea arvioida. [2]

2.3. Ylikuulumista vähentäviä tekniikoita

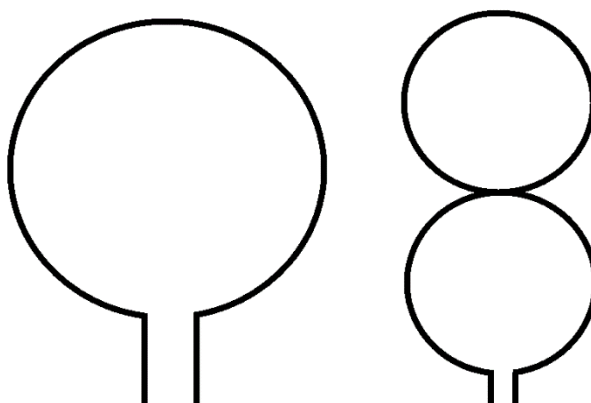
Kelojen välistä ylikuulumista voidaan vähentää useilla eri tekniikoilla. Valmistusvaiheessa eri materiaaleilla ja tekniikoilla voidaan vaikuttaa ylikuuluvuuden suuruuteen, mutta ne riippuvat käytössä olevasta valmistusprosessista. Yleisempiä tekniikoita vähentää ylikuulumista onkin kasvattaa kelojen välistä etäisyyttä tai muodostaa kelojen ympärille suojarenkaita (guard-ring) tai säteily suoja (shield) [2]. Ylikuuluvuuden suuruuteen vaikuttaa myös kelan muoto ja asettelu [3].

Kelojen välisen etäisyyden kasvattaminen on teoriassa helppo tapa vähentää ylikuuluvuutta, mutta käytännön tasolla haastavaa. Integroitujen piirien valmistus on kallista, joten näihin piireihin käytetty pinta-ala halutaan käyttää mahdollisimman tehokkaasti. Siksi kelojen välinen etäisyys halutaan pitää mahdollisimman pienenä.

Säteily suoja ja suojarengat vähentävät kelojen ylikuulumista eristämällä ne muista integroidulla piirillä sijaitsevista komponenteista. Nämä suojaukset itsessään

myös heikentävät kelan ominaisuuksia, joten suunnittelijan täytyy tehdä kompromissi ylikuuluvuuden ja kelan tehokkuuden suhteen [2].

Kelojen muodolla ja asettelulla voi suunnittelija myös vaikuttaa ylikuuluvuuteen. Kelan muodostaman magneettikentän suunta riippuu siitä, miten kela sijaitsee integroidulla piirillä. Kun perinteisen neliön tai ympyrän mallisen kelan sijaan valmistetaan kahdeksikon muotoinen kvadrupolikela, saadaan kaksi lenkkiä, joista muodostuvat magneettikentät kumoavat toisensa, näin vähentäen ylikuuluvuutta. Tällaisen kelan heikkoutena on kuitenkin huomattavasti heikompi hyvyysluku Q [3].



Kuva 3: Ympyrän ja kahdeksikon muotoiset kelat

2.4. Simulointityökaluja

FastHenry2 on ilmainen avoimen lähdekoodin ohjelmisto kolmiulotteisen kappaleen induktanssien ja resistanssien laskemiseen. Ohjelmaan tuodaan parametrit tiedostosta, jossa määritellään johtimien johtavuudet, koko ja sijainti. Ohjelmassa johtimet voivat olla vain suorakulmaisia. Simuloinnin tulokset saadaan Maxwellin impedanssimatriisina $Z=R+jL$, josta tulokset voidaan edelleen johtaa SPICE yhteensopiviksi piirielementeiksi. FastHenry2 tekee yksinkertaistuksia laskuissa käytettäviin kompleksisiin funktioihin, jotta se pystyy toimimaan suoraan aikatasossa. [4]

FastCap2 on FastHenry2 tekijältä ilmainen avoimen lähdekoodin ohjelmisto kolmiulotteisen kappaleen kapasitanssien simulointiin. Ohjelma laskee yksittäis- ja keskinäiskapasitanssien suuruudet eristeessä, joka voi olla homogeeninen tai heterogeeninen. Simuloinnin tulokset saadaan Maxwellin kapasitanssimatriisina. [5]

Momentum on kaupallinen, sähkömagneettisten ilmiöiden simulointiin tehty ohjelmisto. Simuloidavasta piiristä luodaan kolmiulotteinen kappale ja sillä voidaan analysoida minkä tahansa muotoisia kappaleita sekä useita kerroksia. Momentum tekee simulaatiot taajuustasossa käyttäen ”Method of Moments” menetelmää ja sillä voidaan simuloida haastavia sähkömagneettisia ilmiöitä, kuten tunkeutumislmiötä (skin-effect). Ohjelmalla voidaan laskea piiristä sen S-, Y- ja Z-parametrit. Yksittäisten kappaleiden lisäksi Momentumilla voidaan simuloida läpivientejä, jonka avulla suunnittelija voi simuloida kokonaisia piirilevyjä. [6]

COMSOL Multiphysics on kaupallinen, hyvin kattava ohjelmisto, jolla voidaan simuloida kolmiulotteisesti systeemejä, prosesseja ja laitteita kaikilta tekniikan, valmistuksen ja tutkimuksen aloilta. [7] Ohjelmistoon on saatavilla RF Module -

lisäosa, jolla voidaan simuloida sähkömagneettisia ilmiöitä aika- tai taajuustasolla. Ohjelmalla voidaan simuloida lisäksi myös esimerkiksi lämpötilan vaikutukset piirin toimintaan. Saadut tulokset, kuten s-parametrit, voidaan esittää graafisesti. [8]

AXIEM on AWR Design Environment alustalla toimiva kaupallinen, sähkömagneettisen ilmiöiden kolmiulotteiseen simulointiin tarkoitettu ohjelma. Se on tarkoitettu erityisesti passiivisten rakenteiden, kuten esimerkiksi kelojen ja antennien, simulointiin. [9] Ohjelma muuttaa rakenteet ja läpiviennit pienemmiksi elementeiksi ja suorittaa simuloinnin niiden avulla. Tuloksena saadaan S-, Y- ja Z-parametrit sekä virtatiheydet eri kerroksissa. [10]

2.5. ASITIC

Tutkielman simuloinnit oli tehty käyttämällä ASITIC:ia (**A**nalysis and **S**imulation of **S**piral **I**nductors and **T**ransformers for **I**Cs), joka on ilmainen Linux pohjainen CAD työkalu. Sen avulla piirin suunnittelija voi analysoida, optimoida ja mallintaa mikropiirillä olevia metallirakenteita. Tähän sisältyy kelat, muuntajat, kondensaattorit, siirtojohdot sekä signaalien kytketyminen substraattien yli. [11]

ASITIC käyttää simuloinnin perustana teknologiatiedostoa (.tek), joka määrittää käytössä olevat prosessiparametrit. Tiedostossa määritellään, kuinka iso mikropiirin ala on parametreilla **chipx** ja **chipy**. Seuraavaksi parametrit **fft** ja **ffty** määrittävät, kuinka iso matriisi FFT:n laskettavaksi annetaan. Mitä pienempi on suhde chip/fft, sitä tarkempia simuloinnin tulokset ovat, mutta samalla simulaattori vaatii järjestelmältä enemmän muistia. Parametri **eddy** ilmoittaa, onko joku kerros johtava ja siten kertoo simulaattorille, että näistä tasoista on laskettava pyörrevirrat. Luokassa **<layer>** määritellään, mitä substraatti ja dielektrisiä kerroksia prosessissa käytetään sekä niiden ominaisuudet, eli resistiivisyys, paksuus ja suhteellinen permittiivisyys. Kerrokset määritellään koodissa alhaalta ylöspäin. Luokassa **<metal>** kerrotaan, missä kerroksessa metalointi sijaitsee, sen resistiivisyys, paksuus, etäisyys kerroksen pohjasta sekä nimi ja väri visualisointia varten. Läpiviennit määritetään luokalla **<via>**. Läpivienneistä määritellään, mihin metallikerrokseen ne liittyvät, niiden resistanssi, koko sekä nimi ja väri visualisointia varten. [12]

ASITIC olettaa simuloinneissa, että alimman tason pohja on täydellinen maa, eli nollapotentialissa. Vastaavasti oletetaan, että ylin taso on ilmaa vasten. Simulaattori olettaa myös, että piirin sivuilta ei tule alueelle sähkömagneettisia aaltoja. [12]

```

<chip>
chipx = 512 ; dimensions of the chip in x direction in microns
chipy = 512 ; dimensions of the chip in y direction
fft = 256 ; x-fft size (must be a power of 2)
ffty = 256 ; y-fft size
TechFile = sample.tek ; the name of this file
TechPath = /home/niknejad/tekf ; the pathname of the data files
freq = .1
eddy = 0 ; Layer 0 defined below is conductive
eddy = 1 ; Layer 1 defined below is also conductive
; Layer 2 is not conductive (oxide)
<metal> 0 ; Substrate Contact Layer

<layer> 0 ; Bulk Substrate
rho = .1 ; Resistivity: ohm-cm
t = 400 ; Thickness: microns
eps = 11.9 ; Permittivity: relative

<layer> 1 ; Epi Layer
rho = 15 ; ohm-cm
t = 1 ; microns
eps = 11.9 ; relative

<layer> 2 ; Oxide Layer
rho = 1e10 ; ohm-cm
t = 50 ; microns
eps = 4 ; relative

layer = 1 ; Epi Layer
rsh = 30 ; Sheet Resistance Milli-Ohms/Square
t = 0.1 ; Metal Thickness (microns)
d = .5 ; Distance from bottom of layer (microns)
name = msub ; name used in ASITIC
color = yellow ; color in ASITIC

<via> 0 ; metal 1 to substrate
top = 1 ; via connects up to this metal layer
bottom = 0 ; via connects down to this metal layer
z = 5 ; resistance per via
width = .4 ; width of via
space = 1.3 ; minimum spacing between vias
overplot1 = .3 ; minimum dist to substrate metal
overplot2 = .3 ; minimum dist to metal 1
name = via0 ; name in ASITIC
color = purple ; color in ASITIC

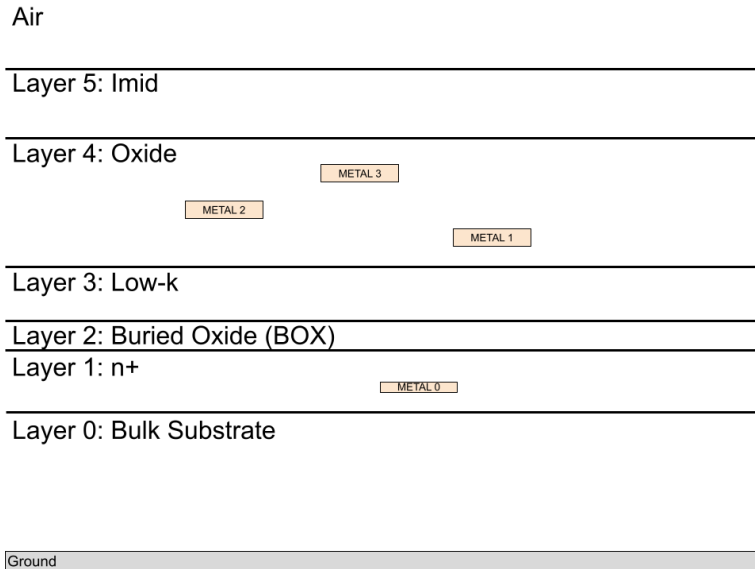
```

Kuva 4: Esimerkkikoodia teknologiatiedostosta

3. TYÖN TULOKSET

3.1. Arkkitehtuuri ja simuloituvat kelat

Simuloinnissa käytössä oleva arkkitehtuuri perustui viisikerroksiseen CMOS teknologiaan. Yleisesti metallikerroksia on useampi, mutta näissä simuloinneissa riittävä määrä oli kolme. Metallikerrokset 2 ja 1 ovat kela varten, kerros 0 muodostaa yhteyden nollapotentiaaliin.



Kuva 5: Prosessi, johon simuloinnit perustuvat.

Simulointeja varten valittiin kaksi erilaista spiraalin muotoista kela, joiden johtimien leveys sekä johtimien välinen etäisyys oli eri. Kelojen ulkomitat pidettiin kuitenkin samoina. Kelojen korkeus ja leveys oli 350 mikrometriä.

Ensimmäisen kelan (joista käytetään simuloinneissa nimityksiä **L1** ja **L2**) johtimien leveys oli 20 mikrometriä. Johtimien etäisyys toisistaan määriteltiin olevan 10 mikrometriä. Kela muodosti 5,75 kierrosta.

Toisen kelan (joista käytetään simuloinneissa nimityksiä **L3** ja **L4**) johtimien leveys oli 5 mikrometriä. Johtimien etäisyys toisistaan määriteltiin olevan 5 mikrometriä. Kela muodosti 14,75 kierrosta.

3.2. Simuloinnit

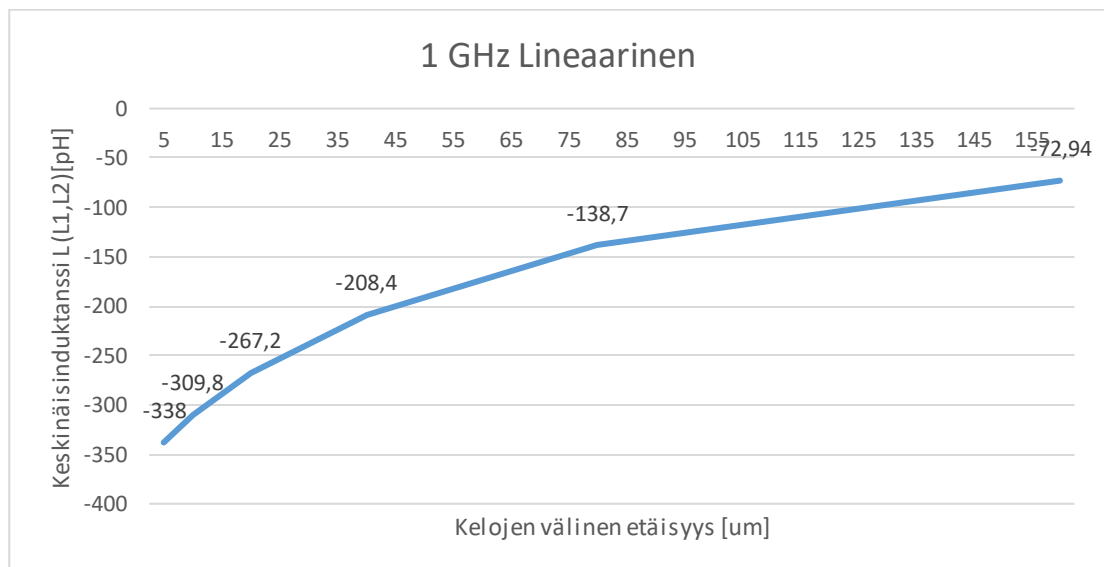
Simuloinneissa kaksi samanlaista kela asetettiin vierekkäin tietylle etäisyydelle. Kyseiselle kelaparille ajettiin sen jälkeen ASITIC:in **Coupling2** komento, jolla saadaan haluttujen kelojen välinen keskinäisinduktanssi halutulla taajuudella. [10] Näissä simuloinneissa käytettiin taajuusaluetta 1–6 gigahertsiä yhden gigahertsin askelin. **Coupling2** komento ei ota huomioon substraatista aiheutuvia sähkömagneettisia vaikutuksia. [13] Tämän vuoksi **Coupling2** komennolla ei voi simuloida säteily suojausten hyötyjä.



Kuva 6: Kelat L1 ja L2 asetettuna 20 mikrometrin etäisyydelle toisistaan

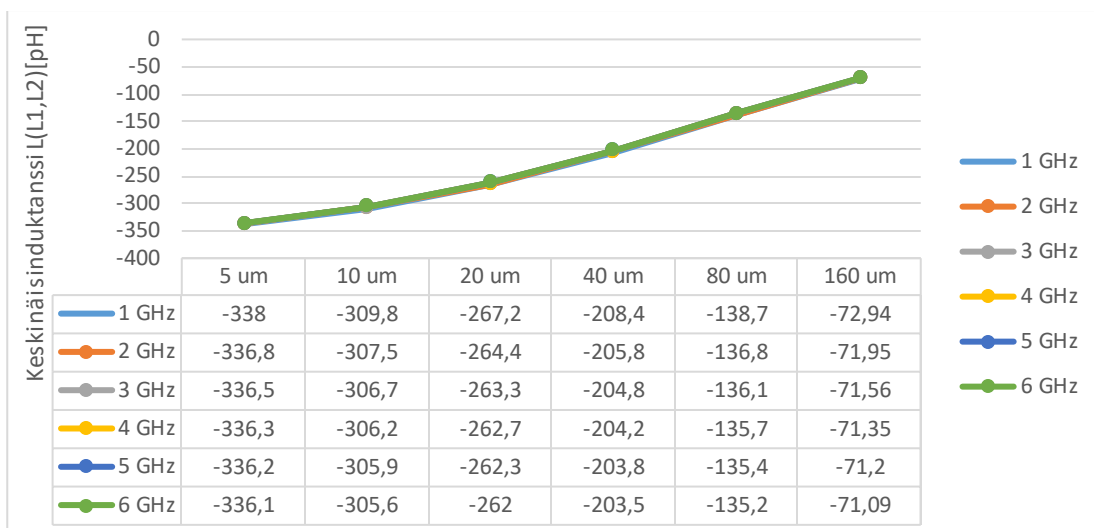
3.3. Tulosten vertailu ja pohdinta

Kelojen L1 ja L2 induktanssi 1 GHz taajuudella oli 5,239 nH. Alla olevasta kuvaajasta nähdään kelojen välinen keskinäisinduktanssi etäisyyden funktiona lineaarisella asteikolla, kun simuloinnissa käytetty taajuus oli yksi gigahertsi.



Kuva 7: Kelojen L1 ja L2 keskinäisinduktanssi, kun simuloitu taajuus oli 1 GHz

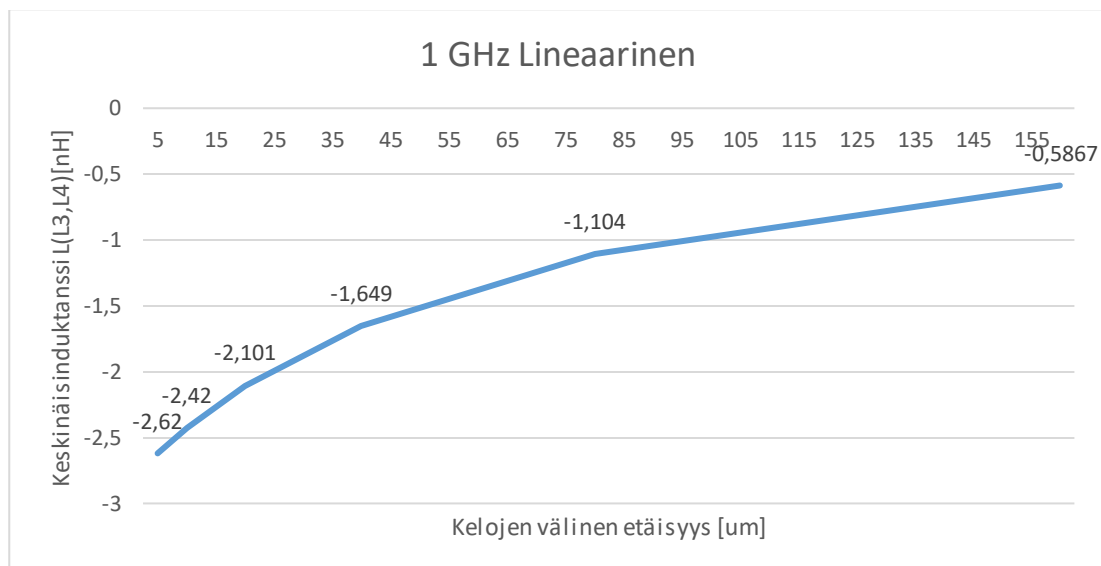
Kuvaajasta nähdään, että etäisyyden kasvattamisesta saatava hyöty keskinäisinduktanssin vähentämiseen on tehokkainta alussa, mutta hyöty heikkenee eksponentiaalisesti etäisyyden kasvaessa.



Kuva 8: Kelojen L1 ja L2 keskinäisinduktanssi kaikilla simuloituilla taajuuksilla ja välimatkoilla

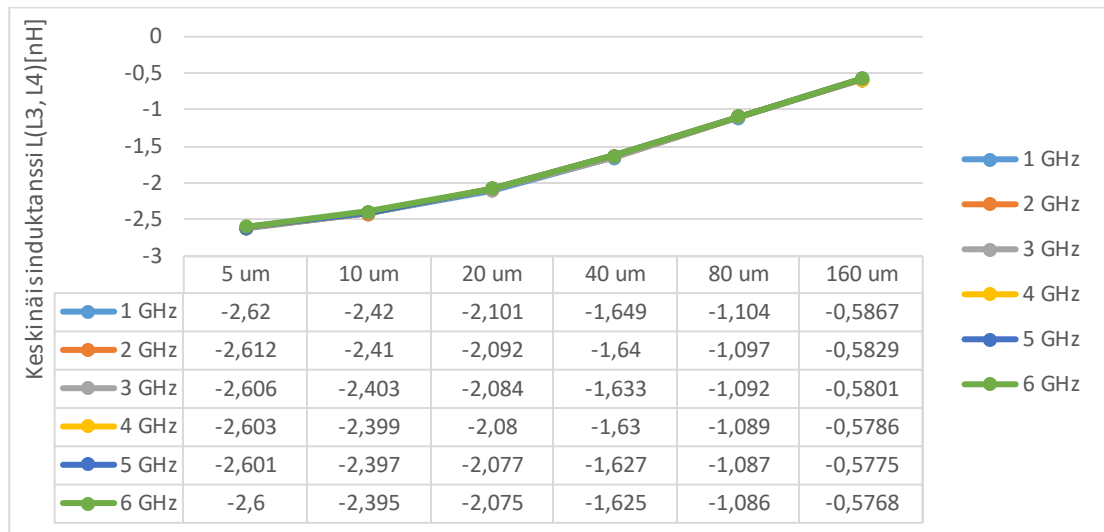
Tähän kuvaajaan on asetettu kaikki simulointitulokset eri taajuuksilta. Kuvaajassa kelojen etäisyys kaksinkertaistuu jokaisen pisteen välillä. Tuloksista voidaan päätellä, että taajuuden kasvattamisella ei ainakaan tällä kelalla ollut huomattavaa vaikutusta keskinäisinduktanssiin. Mielenkiintoista on, että keskinäisinduktanssi on suurempaa matalammilla taajuuksilla, vaikkakin vain muutamia pikohenrejä.

Kelojen L3 ja L4 simuloitu induktanssi 1 GHz taajuudella oli 46,57 nH. Alla olevasta kuvaajasta nähdään kelojen välinen keskinäisinduktanssi etäisyyden funktiona lineaarisella asteikolla, kun simuloinnissa käytetty taajuus oli yksi gigahertsi.



Kuva 9: Kelojen L3 ja L4 keskinäisinduktanssin suuruus, kun simuloitu taajuus oli 1 GHz

Kuten 20 mikrometrin kelan tapauksessa, kuvaajasta nähdään, että kelojen välimatkan kasvattamisesta saatava hyöty keskinäisinduktanssin vähentämisessä on tehokkainta alussa.



Kuva 10: Kelojen L3 ja L4 keskinäisinduktanssi kaikilla simuloituilla taajuuksilla ja välimatkoilla

Tähän kuvaajaan on asetettu kaikki simuloitutulokset eri taajuuksilta. Kuvaajassa kelojen etäisyys kaksinkertaistuu jokaisen pisteen välillä. Kuten 20 mikrometrin kelan tapauksessa, taajuuden kasvattamisella ei ollut merkittävää vaikutusta keskinäisinduktanssiin.

Tarkistetaan vielä, kuinka suuri on keskinäisinduktanssin arvo eri keloilla suhteessa niiden simuloituun arvoon yhdellä gigahertsillä. Lasketaan siis keskinäisinduktanssin prosenttiosuus 1 GHz tason induktanssista. Käytetään suurinta keskinäisinduktanssin arvoa, kun kelojen välinen etäisyys on viisi mikrometriä ja simuloititaajuus 1 GHz.

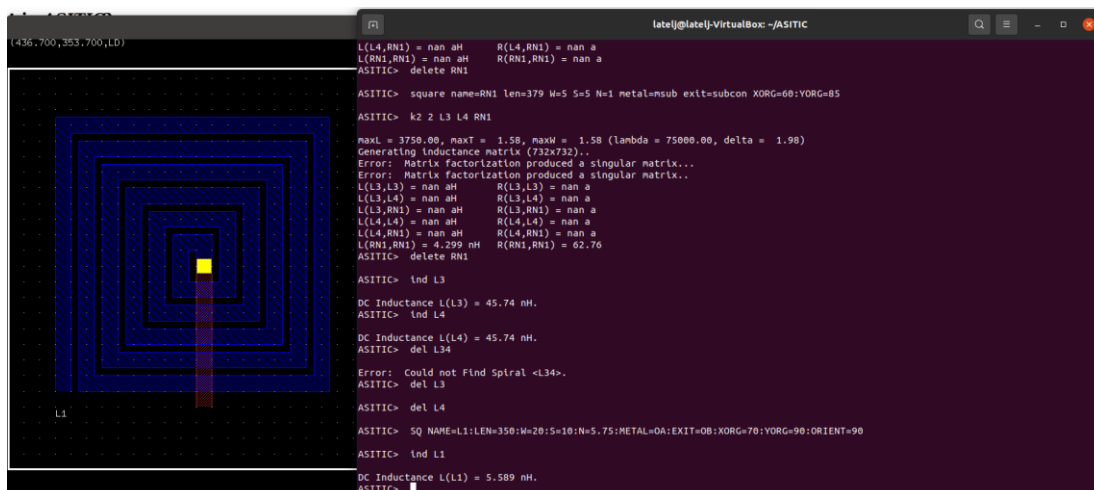
$$\text{Keskinäisinduktanssin prosenttiosuus} = \frac{L(\text{Keskinäisinduktanssi})}{L(\text{Kela})} * 100\%$$

Kaavasta voidaan laskea, että kelojen **L1** ja **L2** tapauksessa keskinäisinduktanssin prosenttiosuus oli 6,45 %. Kelojen **L3** ja **L4** tapauksessa keskinäisinduktanssin prosenttiosuus oli 5,62 %. Keskinäisinduktanssin vähenemisen suhteellinen suuruus oli siis lähes sama kummankin kelaparin tapauksessa.

Lasketaan vielä keskinäisinduktanssin prosenttiosuus, kun kelojen välinen etäisyys on 160 mikrometriä ja simuloititaajuus 1 GHz. Tällöin saadaan kelojen **L1** ja **L2** tapauksessa keskinäisinduktanssin prosenttiosuudeksi 1,39 %. Vastaavasti kelojen **L3** ja **L4** tapauksessa keskinäisinduktanssin prosenttiosuus on 1,26 %.

3.4. Simulointityökalun arviointi

Simuloinneissa käytetyn ASITIC-työkalun viimeisin versio on julkaistu 1.6.2004. Tämän vuoksi ohjelma oli vaikea saada toimimaan nykyisillä tietokoneilla ja käyttöjärjestelmillä. Ohjelma ei toimi suoraan Windows ympäristössä, vaan se pitää ajaa emulaattorin kautta. Emulaattoriratkaisu ei toiminut omalla kohdalla, joten seuraava ratkaisu oli virtuaalikoneen käyttö, jossa oli Ubuntu Linux jakelu. Työkalu ei toiminut suoraan modernilla Linux jakelullakaan vaan vaati erillisten, vanhojen pakettien asentamisen järjestelmään.



Kuva 11: Esimerkkikuva ASITIC-ohjelman käyttöliittymästä ja komentorivistä

Työkalussa kaikki komennot kirjoitetaan komentoriville. Työkalun kanssa käynnistyvää graafista käyttöliittymää käytetään vain generoitujen kelojen visuaaliseen seurantaan. Spiraalikelojen luonti on helppoa valmiiden funktioiden avulla, mutta monimutkaisempien rakenteiden tekeminen, joita ASITIC:in funktiot eivät suoraan tue, on haastavampaa ja vaatii useiden eri komentojen ketjuttamista.

Tukimateriaalia ohjelman käyttöön ei ASITIC:in omien nettisivujen lisäksi löydy kovinkaan paljoa. Kuitenkin ASITIC:in omissa materiaaleissa on selitetty riittävän selkeästi käytössä olevat komennot. Ohjelman oppimisen nopeuttamiseksi on nettisivuilla olevassa materiaalissa mukana myös muutamia esimerkkisessioita, joita seurata.

ASITIC:in kaikki simulointikomennot toimivat hyvin nopeasti eikä odottelua paljon ole, vaikka komennot ajettiin virtuaalikoneen kautta. Erilaisia keloja voi siis simuloida nopeasti löytääkseen vaatimukset täyttävän kelan. Vaatimuksena kuitenkin on, että teknologiatiedosto on oikein tehty. Teknologiatiedoston formaatti on kuitenkin hieman hankalaselkoinen, joten virheitä voi tulla.

4. POHDINTA

ASITIC-työkalulla tehtyjen simulointien perusteella on selvää, että kelojen välistä etäisyyttä kasvattamalla voidaan vähentää keskinäisinduktanssin suuruutta ja näin parantaa kelojen induktanssin arvoa. Kun kelat olivat lähes vierekkäin 5 mikrometrin etäisyydellä toisistaan, keskinäisinduktanssin arvot olivat 338 pH ja 2,62 nH. Prosenttiosuiksi muutettuna ne olivat kuitenkin vain 6,45 % ja 5,62 % kelojen induktanssista ilman keskinäisinduktanssin vaikutusta. Riippuen kuinka tarkat vaatimukset kelalla on ja integroidun piirin rajoituksista (esimerkiksi käytössä olevasta pinta-alasta), menetetty induktanssi voidaan saada takaisin esimerkiksi muuttamalla kelan muotoa tai lisäämällä suojarengas kelan ympärille. Suurin haaste integroitujen kelojen suunnittelussa ei siis liene ylikuuluvuus vaan se, että saavutetaan riittävä induktanssin arvo käyttämättä liikaa pinta-alaa. Siinä simulointityökalut ovatkin erittäin tärkeässä roolissa, kun erilaisia ratkaisuja voidaan kokeilla nopeaan tahtiin eikä jokaista versiota varten tarvitse valmistaa uutta piiriä.

ASITIC-työkalu on kätevä harrastajalle erilaisten kelojen simulointiin. Sen suurin ongelma kuitenkin on, että ohjelma on vanha eikä ole saanut päivityksiä pitkään aikaan. Siksi ohjelman toimivuus ei ole varmaa uusilla tietokoneilla. Ohjelman käyttäminen vaatii myös käyttäjältä paljon tietotaitoa. Ohjelmasta pitäisi saada myös simulointituloksista ulos s-parametrit, mutta niitä ei saanut avattua Matlabilla. ASITIC:in käyttämästä dataformaatista ei löytynyt tietoa, joka olisi auttanut. S-parametrien tutkiminen olisi ollut mielenkiintoista ja antanut lisäinformaatiota ylikuuluvuuden vaikutuksista kelan ominaisuuksiin.

5. YHTEENVETO

Integroidulle piirille suunniteltavissa keloissa täytyy ottaa huomioon useita kelan ominaisuuksiin vaikuttavia tekijöitä. Integroidut kelojen induktanssin arvot ovat yleensä matalia, koska käytettävää pinta-alaa on hyvin rajatusti. Induktanssin arvoon vaikuttaa myös muiden kelojen ja piirilementtien aiheuttama ylikuuluvuus. Hyvyysluku on myös tärkeä tekijä, koska se määrittää kelan tehokkuuden. Kuitenkin, kun kelan muita ominaisuuksia parannetaan esimerkiksi muuttamalla kelan muotoa tai lisäämällä suojarengasta, heikennetään sen hyvyyslukua. Yleensä suunnittelija joutuukin siis tekemään kompromissin haluttujen ominaisuuksien välillä.

Kelojen simulointiin on saatavissa useita eri ohjelmistoja. Useilla näillä ohjelmistoilla, varsinkin kaupallisilla, pystyy simuloimaan esimerkiksi kokonaista piirilevyä tai integroitua piiriä ja ottamaan huomioon monenlaisia erilaisia sähkömagneettisia ilmiöitä. Työssä käytetty ilmainen työkalu ASITIC taas on keskittynyt erityisesti kelojen simulointiin. ASITIC on jo vanha työkalu ja jäänyt vaille päivityksiä, mikä hankaloittaa sen käyttöä.

ASITIC-työkalulla simuloitiin, miten kelojen etäisyys vaikuttaa niiden väliseen keskinäisinduktanssiin. Keskinäisinduktanssi oli yhden gigahertsin taajuudella kelaparilla L1|L2 suuruudeltaan 338 pH kelojen etäisyyden ollessa 5 mikrometriä ja 72,94 pH kun etäisyys oli 160 mikrometriä. Keskinäisinduktanssin prosenttiosuus näillä etäisyyksillä oli 6,45 % ja 1,39 %. Vastaavasti kelaparilla L3|L4 keskinäisinduktanssi oli suuruudeltaan 2,62 nH etäisyyden ollessa 5 mikrometriä ja 0,5867 nH kun etäisyys oli 160 mikrometriä. Keskinäisinduktanssin prosenttiosuus näillä etäisyyksillä oli 5,62 % ja 1,26 %.

6. LÄHTEET

- [1] J. Burghartz, D. Edelstein, M. Soyttter, H. Ainspan and K. Jenkins (1998) "RF circuit design aspects of spiral inductors on silicon," IEEE International Solid-State Circuits Conference. Digest of Technical Papers, ISSCC. First Edition (Cat. No.98CH36156), pp. 246-247
- [2] J. H. Mikkelsen, O. K. Jensen and T. Larsen (2004) "Crosstalk coupling effects of CMOS co-planar spiral inductors," Proceedings of the IEEE 2004 Custom Integrated Circuits Conference (IEEE Cat. No.04CH37571), pp. 371-374.
- [3] A. Poon, A. Chang, H. Samavati and S. S. Wong (2009) "Reduction of Inductive Crosstalk Using Quadrupole Inductors," in IEEE Journal of Solid-State Circuits, vol. 44, no. 6, pp. 1756-1764
- [4] FastHenry2, Golden reference inductance extraction (luettu 30.3.2020):
<https://www.fastfieldsolvers.com/fasthenry2.htm>
- [5] FastCap2, Golden reference capacitance extraction (luettu 30.3.2020):
<https://www.fastfieldsolvers.com/fastcap2.htm>
- [6] Keysight Momentum, 3D Planar EM Simulator (luettu 25.9.2022):
<https://www.keysight.com/us/en/lib/resources/training-materials/momentum-key-features-1936424.html>
- [7] Comsol Multiphysics (luettu 30.3.2020):
<https://www.comsol.com/comsol-multiphysics>
- [8] Comsol Multiphysics, RF Module (luettu 30.3.2020):
<https://www.comsol.com/rf-module>
- [9] AXIEM, 3D Planar Electromagnetic (EM) Analysis (luettu 30.3.2020):
<https://www.awr.com/software/products/axiem>
- [10] AXIEM, Brochure (luettu 30.3.2020): <https://www.awr.com/serve/axiem-brochure>
- [11] ASITIC, Documentation, Grackle Release (luettu 30.3.2020):
<http://rfic.eecs.berkeley.edu/~niknejad/doc-05-26-02/asitic.html>
- [12] ASITIC, Technology file (luettu 30.3.2020):
<http://rfic.eecs.berkeley.edu/~niknejad/doc-05-26-02/techfile.html>
- [13] ASITIC, Documentation: Analysis (luettu 6.2.2022):
http://rfic.eecs.berkeley.edu/~niknejad/doc-05-26-02/calc.html#CALC_K2

7. LIITTEET

Liite 1	RFCMOS_TRa_v2.tek
Liite 2	ASITIC simulointikomennot
Liite 3	Laskutoimitukset

Liite 1: RFCMOS_Tra_v2.tek (prosessidata piilotettu)

```
<chip>
    chipx = 1024                ; dimensions of the chip in x direction in microns
    chipy = 512                 ; dimensions of the chip in y direction
    fftx = 512                  ; x-fft size (must be a power of 2)
    ffty = 512                  ; y-fft size
    TechFile = RFCMOS_Tra_v2.tek ; the name of this file
    TechPath = /home/latelj/asitic/kandidata/ ; the pathname of the data files
    freq = 1
    eddy = 0                    ; Layer 0 defined below is conductive

<layer> 0 ; Bulk Substrate
    rho = x                    ; Resistivity
    t = x                      ; Thickness
    eps = x                    ; Permittivity: relative

<layer> 1 ; n+
    rho = x                    ; Resistivity
    t = x                      ; Thickness
    eps = x                    ; Permittivity: relative

<layer> 2 ; Box
    rho = x                    ; Resistivity
    t = x                      ;
    eps = x                    ; relative

<layer> 3 ; low-k
    rho = x                    ; Resistivity
    t = x                      ;
    eps = x                    ; relative

<layer> 4 ; oxide
    rho = x                    ; Resistivity
    t = x                      ;
    eps = x                    ; relative

<layer> 5 ; imid
    rho = x                    ; Resistivity
    t = x                      ; microns
    eps = x                    ; relative

<metal> 0 ; Substrate Contact Layer
    layer = 1                  ;
    rsh = x                    ; Sheet Resistance Milli-Ohms/Square
    t = x                      ; Metal Thickness (microns)
    d = x                      ; Distance from bottom of layer (microns)
    name = msub                ; name used in ASITIC
```

```

        color = brown          ; color in ASITIC

<via> 0                          ; metal 1 to substrate
    top = 1                    ; via connects up to this metal layer
    bottom = 0                 ; via connects down to this metal layer
    r = 3                      ; resistance per via (2x2 at m1-m3)
    width = .4                 ; width of via
    space = 0.2                ; minimum spacing between vias
    overplot1 = .1            ; minimum dist to substrate metal
    overplot2 = .1            ; minimum dist to metal 1
    name = subcon              ; name in ASITIC
    color = purple             ; color in ASITIC

<metal> 1                          ; Metal Layer 1
    layer = 4                  ;
    rsh = x                    ; Sheet Resistance Milli-Ohms/Square
    t = x                      ; Metal Thickness (microns)
    d = x                      ; Distance from bottom of layer (microns)
    name = 0A                  ; name used in ASITIC
    color = blue               ; color in ASITIC

<via> 1                          ; metal 2 to metal 1
    top = 2                    ;
    bottom = 1                 ;
    r = 0.05                   ;
    width = 1.2                ;
    space = 1.2                ;
    overplot1 = .4             ; to
    overplot2 = .4             ; to
    name = v12                 ;
    color = yellow             ;

<metal> 2                          ; Metal Layer 2
    layer = 4                  ;
    rsh = x                    ; Sheet Resistance Milli-Ohms/Square
    t = x                      ; Metal Thickness (microns)
    d = x                      ; Distance from bottom of layer (microns)
    name = 0B                  ; name used in ASITIC
    color = orange             ; color in ASITIC

<via> 2                          ; metal 3 to metal 1
    top = 3                    ;
    bottom = 2                 ;
    r = 0.02                   ;
    width = 4                  ;
    space = 2                  ;
    overplot1 = 0.5            ; to
    overplot2 = 0.5            ; to

```

```
name = v23  
color = white
```

```
<metal> 3 ; Shielding  
layer = 4 ;  
rsh = x ; Sheet Resistance Milli-Ohms/Square  
t = x ; Metal Thickness (microns)  
d = x ; Distance from bottom of layer (microns)  
name = LD ; name used in ASITIC  
color = green ; color in ASITIC
```

Liite 2: ASITIC simulointikomennot

```
// Base inductor
SQ
NAME=L1:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=70:YORG=90:ORIENT=90
```

```
// 2nd inductor
SQ
NAME=L2:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=425:YORG=90:ORIENT=90 // 5um
SQ
NAME=L2:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=430:YORG=90:ORIENT=90 // 10um
SQ
NAME=L2:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=440:YORG=90:ORIENT=90 // 20um
SQ
NAME=L2:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=460:YORG=90:ORIENT=90 // 40um
SQ
NAME=L2:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=500:YORG=90:ORIENT=90 // 80um
SQ
NAME=L2:LEN=350:W=20:S=10:N=5.75:METAL=OA:EXIT=OB:XORG=580:YORG=90:ORIENT=90 // 160um
```

```
k2 1 L1 L2 // mittaus 1GHz taajuudella kelojen L1 ja L2 välillä
k2 6 L1 L2 // mittaus 6GHz taajuudella kelojen L1 ja L2 välillä
pix L1 1 //mittaus 1GHz taajuudella kelasta L1
```

```
// Base inductor
SQ
NAME=L3:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=70:YORG=90:ORIENT=90
```

```
// 2nd inductor
SQ
NAME=L4:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=425:YORG=90:ORIENT=90 // 5um
SQ
NAME=L4:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=430:YORG=90:ORIENT=90 // 10um
SQ
NAME=L4:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=440:YORG=90:ORIENT=90 // 20um
SQ
NAME=L4:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=460:YORG=90:ORIENT=90 // 40um
SQ
NAME=L4:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=500:YORG=90:ORIENT=90 // 80um
SQ
NAME=L4:LEN=350:W=5:S=5:N=14.75:METAL=OA:EXIT=OB:XORG=580:YORG=90:ORIENT=90 // 160um
```

```
k2 1 L3 L4 // mittaus 1GHz taajuudella kelojen L3 ja L4 välillä
k2 6 L3 L4 // mittaus 6GHz taajuudella kelojen L3 ja L4 välillä
pix L3 1 //mittaus 1GHz taajuudella kelasta L3
```

Liite 3: Laskutoimitukset

$$\text{Keskinäisinduktanssin prosenttiosuus} = \frac{L(\text{Keskinäisinduktanssi})}{L(\text{Kela})} * 100\%$$

$$\begin{aligned} \text{Kela L1|L2 Keskinäisinduktanssin prosenttiosuus @ 1 GHz \& 5\mu m} \\ &= \frac{338 \text{ pH}}{5,239 \text{ nH}} * 100\% = 6,45\% \end{aligned}$$

$$\begin{aligned} \text{Kela L1|L2 Keskinäisinduktanssin prosenttiosuus @ 1 GHz \& 160\mu m} \\ &= \frac{72,94 \text{ pH}}{5,239 \text{ nH}} * 100\% = 1,39\% \end{aligned}$$

$$\begin{aligned} \text{Kela L3|L4 Keskinäisinduktanssin prosenttiosuus @ 1 GHz \& 5\mu m} \\ &= \frac{2,62 \text{ nH}}{46,57 \text{ nH}} * 100\% = 5,62\% \end{aligned}$$

$$\begin{aligned} \text{Kela L3|L4 Keskinäisinduktanssin prosenttiosuus @ 1 GHz \& 160\mu m} \\ &= \frac{0,5867 \text{ nH}}{46,57 \text{ nH}} * 100\% = 1,26\% \end{aligned}$$